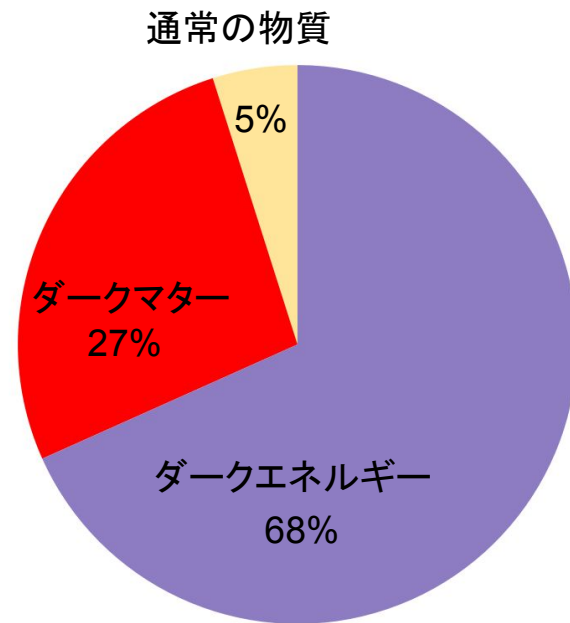


ダークマター探索のための広帯域 ミリ波分光計dSpecの開発と展望

竹内広樹
京都大学

軽いダークマター探索

- 宇宙の全エネルギーの1/4はダークマター
- ダークマターの質量は不明
→ 様々な質量で探索したい！
- 軽いダークマターの候補
 - **ダークフォトン (DP)**、アクシオン、ALP (Axion Like Particle)、...



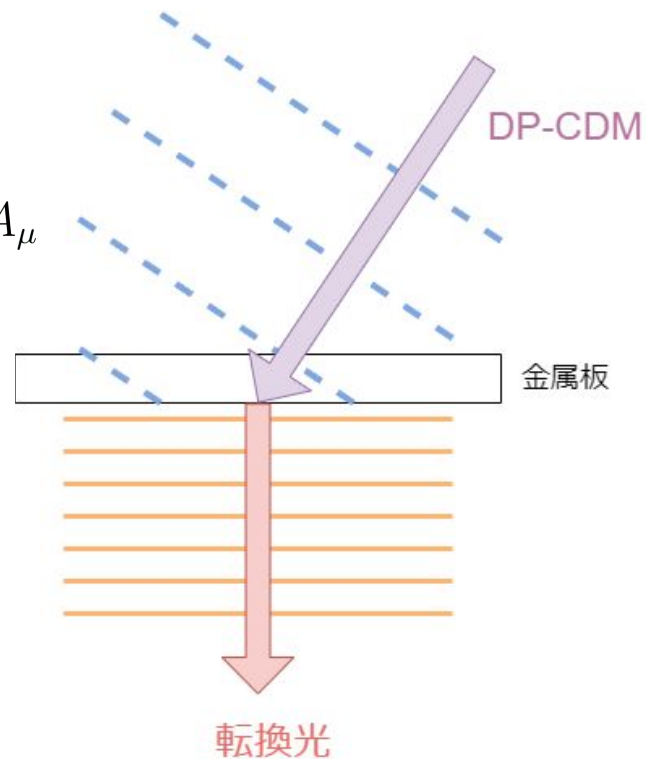
宇宙のエネルギー成分の割合

ダークフォトン (DP)

- 電磁場とわずかに相互作用する質量を持った粒子

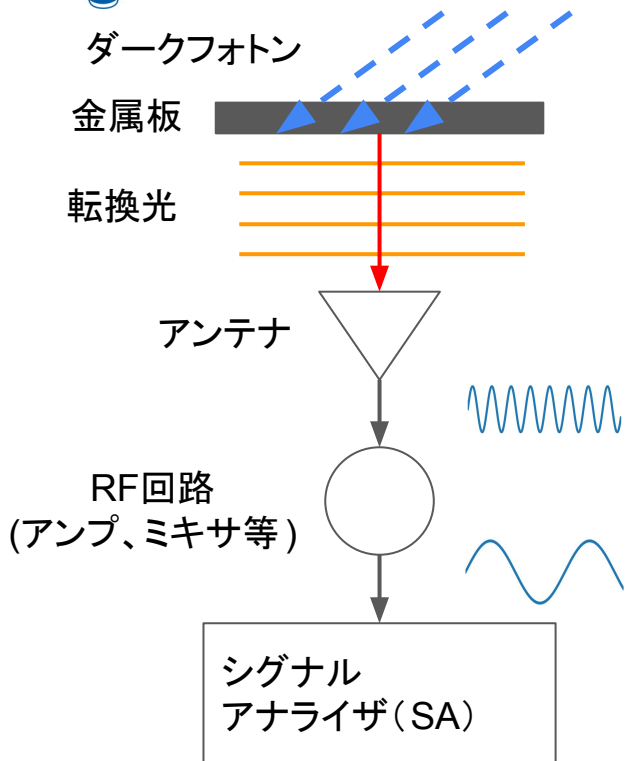
$$\mathcal{L} = -\frac{1}{4}F_{\mu\nu}F^{\mu\nu} - \frac{1}{4}X_{\mu\nu}X^{\mu\nu} + \frac{m_{\text{DP}}^2}{2}X_\mu X^\mu - \frac{\chi}{2}F_{\mu\nu}X^{\mu\nu} - J^\mu A_\mu$$

- ダークマター候補として特に10 - 1000 $\mu\text{eV}/c^2$ に関心 (DP-CDM)
- 金属板を置くと、ほぼ垂直に転換光子が放出
 - 転換光の周波数: $h\nu = m_{\text{DP}}c^2$
 - ➡ 分光探索が有効!

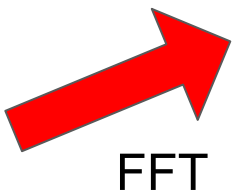
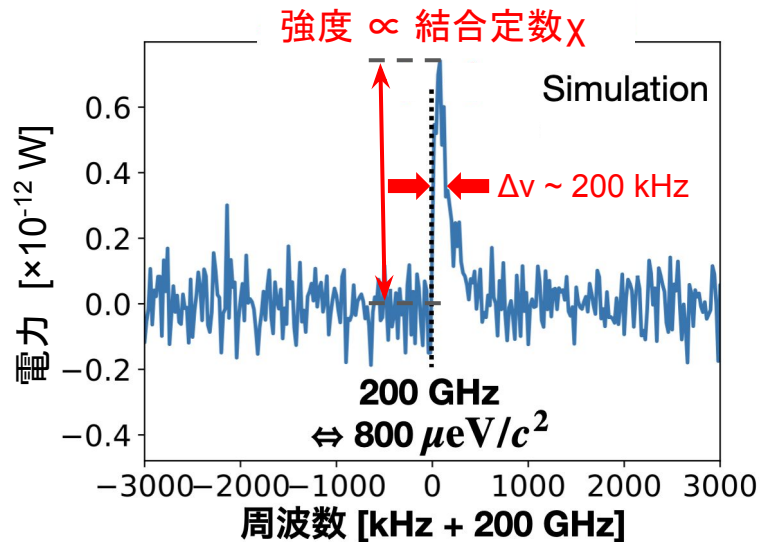




DOSUE-RR実験



ダークフォトン質量を $800 \mu\text{eV}/c^2$ とした場合

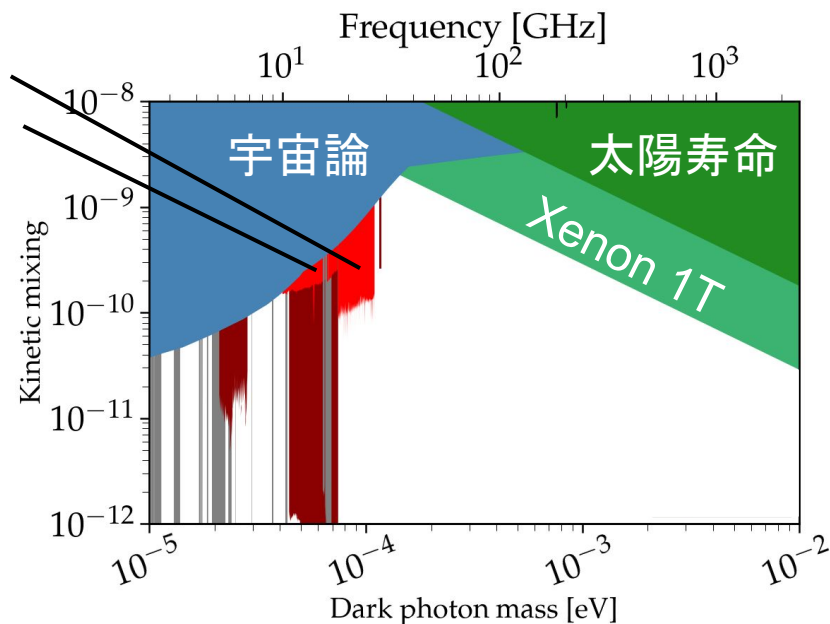


FFT

探索状況

- 2021, 2022年、10-26.5 GHz帯でダークフォトン探索 (DOSUE-K, DOSUE-J)
- 商用シグナルアナライザで2 MHz幅ずつ探索し、計8250回測定 (1回24秒)

- ✓ DOSUE-K [PRL 130 071805 \(2023.02\)](#)
- ✓ DOSUE-J [PRD 109 012008 \(2024.01\)](#)

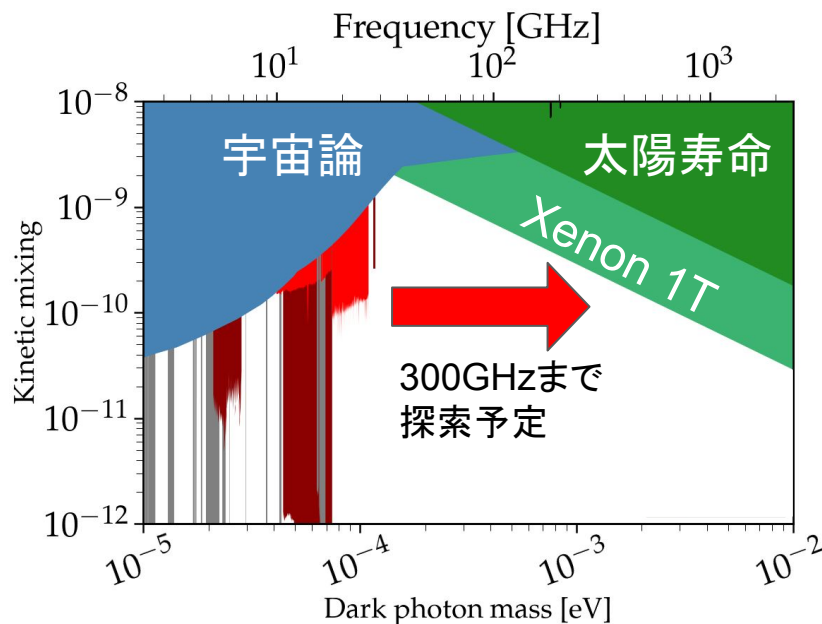


探索状況

- 2021, 2022年、10-26.5 GHz帯でダークフォトン探索 (DOSUE-K, DOSUE-J)
- 商用シグナルアナライザで2 MHz幅ずつ探索し、計8250回測定 (1回24秒)
- 将来的に300 GHz帯まで探索を予定



広い質量領域を効率よく探索するため、
新型の広帯域分光計「dSpec」を開発！




分光計の要求性能

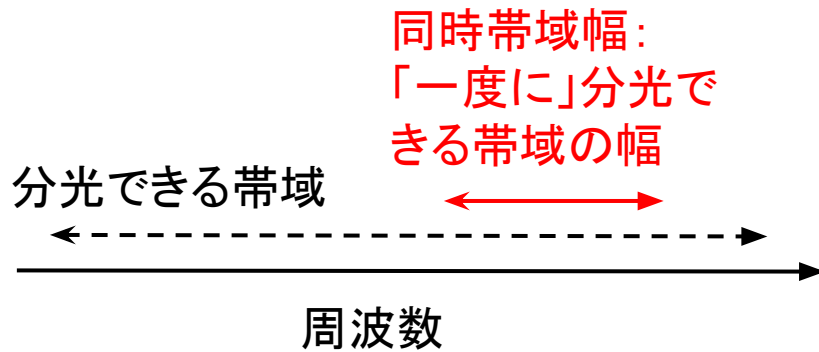
転換光の周波数ピークを見つけるために、

- 同時帯域幅: ~1 GHz
- 周波数分解能: ~10-100 kHz

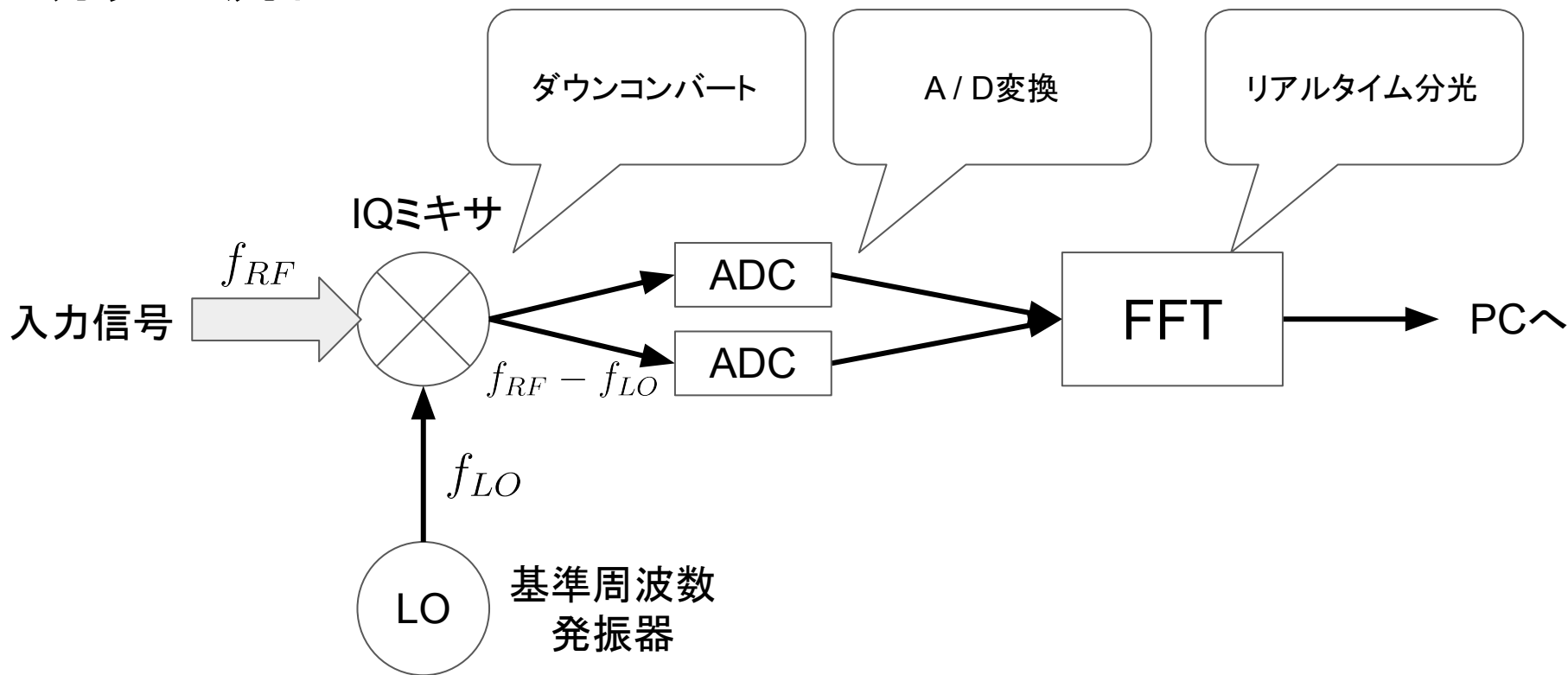
が欲しい。

- 探索速度 \propto 同時帯域幅 \times 時間効率
 - 同時帯域幅 = ADCのサンプリングレート (IQ入力の場合)
 - ➡ ~1 GHz (GSPS) のADC2台を使用
- 周波数分解能 = 同時帯域幅 / FFTのビン数 (N)
 - ➡ $N=2^{17-18}$

 高速なADCと、大規模なFFTの高速実行が必要！

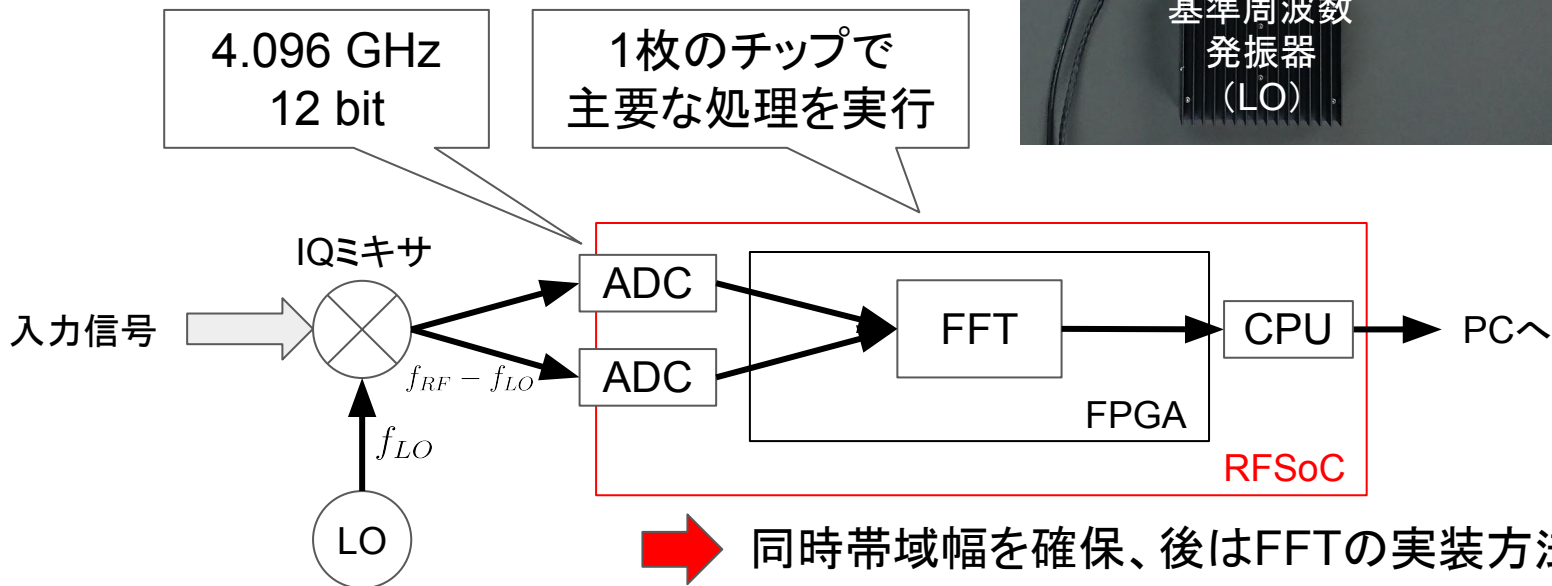
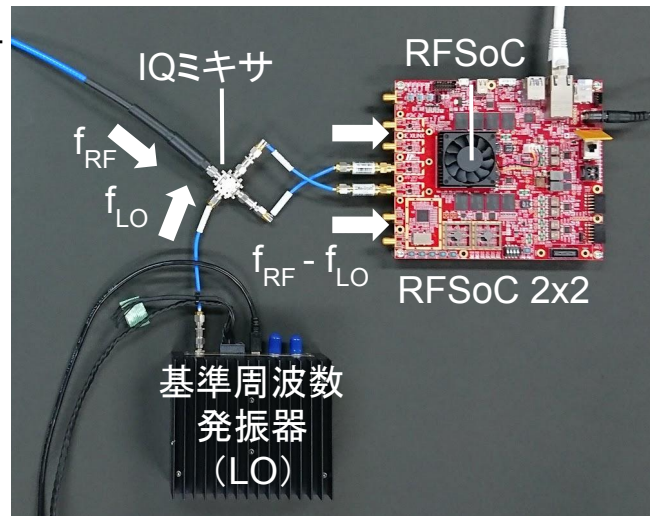


分光の流れ



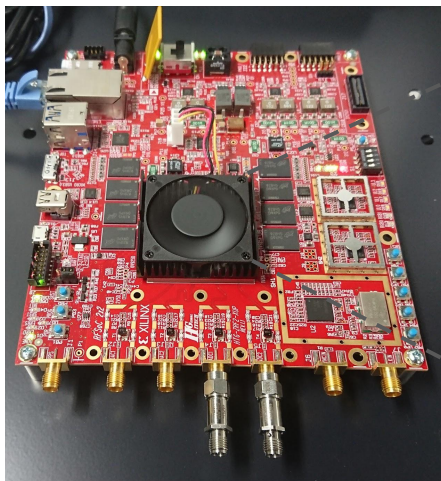
ハードウェア構成

- ADC・DAC , FPGA, CPUが1チップに統合された「RFSoc」を活用！

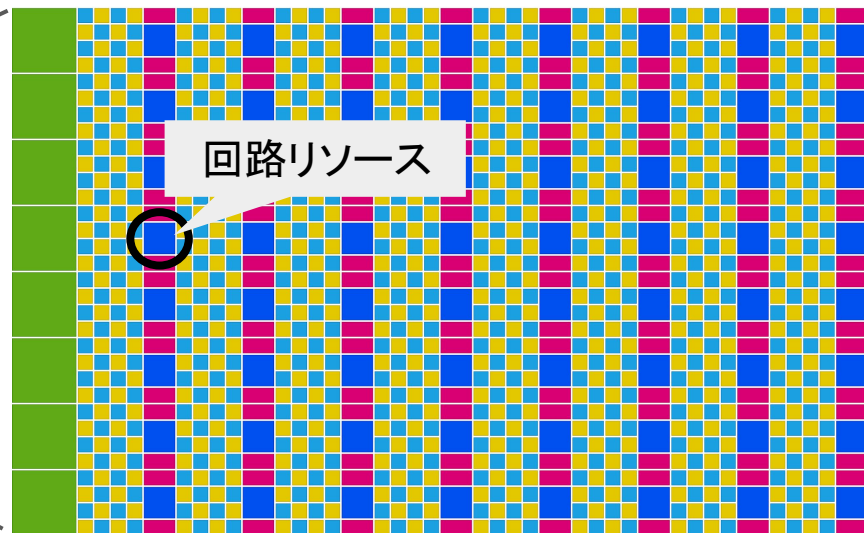


FPGA (Field Programmable Gate Array)

- 回路リソース(基本的な論理回路)が大量に搭載されたデバイス

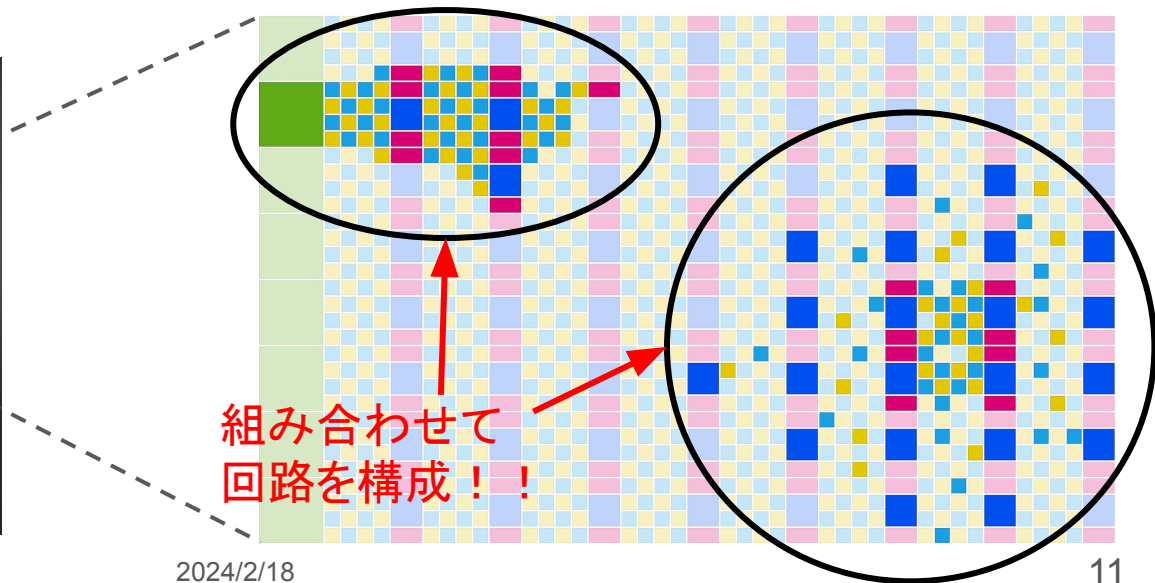
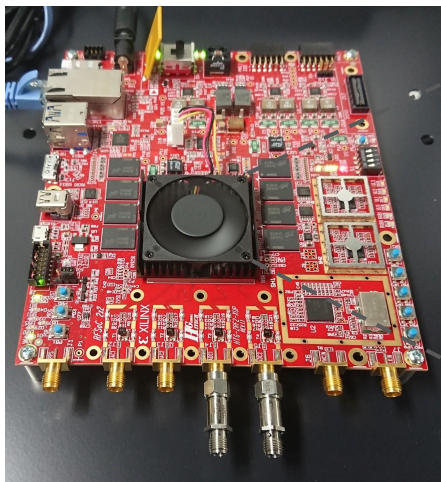


FPGAのイメージ



FPGA (Field Programmable Gate Array)

- 回路リソース(基本的な論理回路)が大量に搭載されたデバイス
- 回路リソースを組み合わせて好きな論理回路を実装できる
- 専用回路を実装できるので、FFT等ではCPUよりも高速

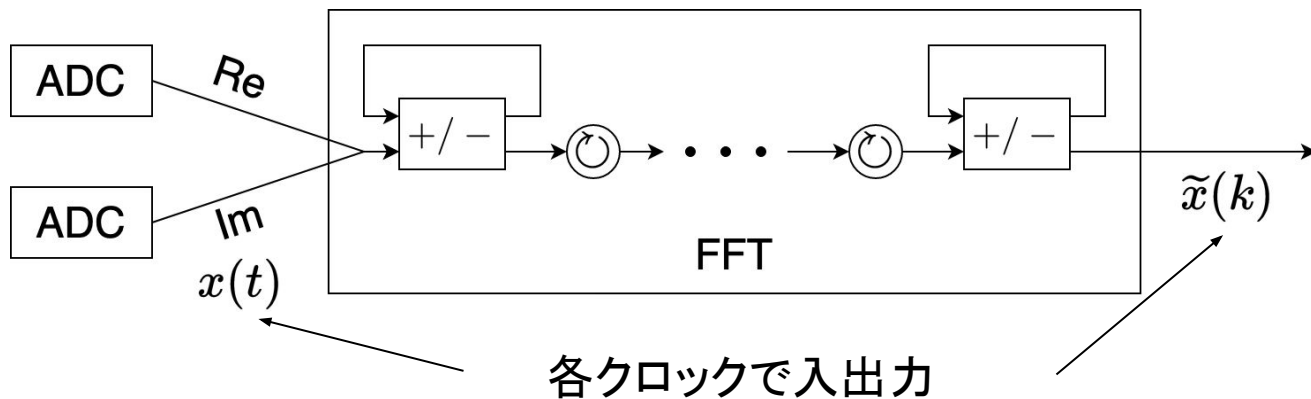


FFT (高速フーリエ変換)

- FFT: 離散フーリエ変換の計算手法

$$\tilde{x}(k) = \sum_{t=0}^{N-1} e^{-2\pi i \frac{kt}{N}} x(t) = \sum_{t_*=0}^1 e^{-2\pi i \frac{k_* t_*}{2}} e^{-2\pi i \frac{k_* t_*}{N}} \dots \sum_{t_*=0}^1 e^{-2\pi i \frac{k_* t_*}{2}} x(t)$$

- 特に、専用回路で処理できると高効率

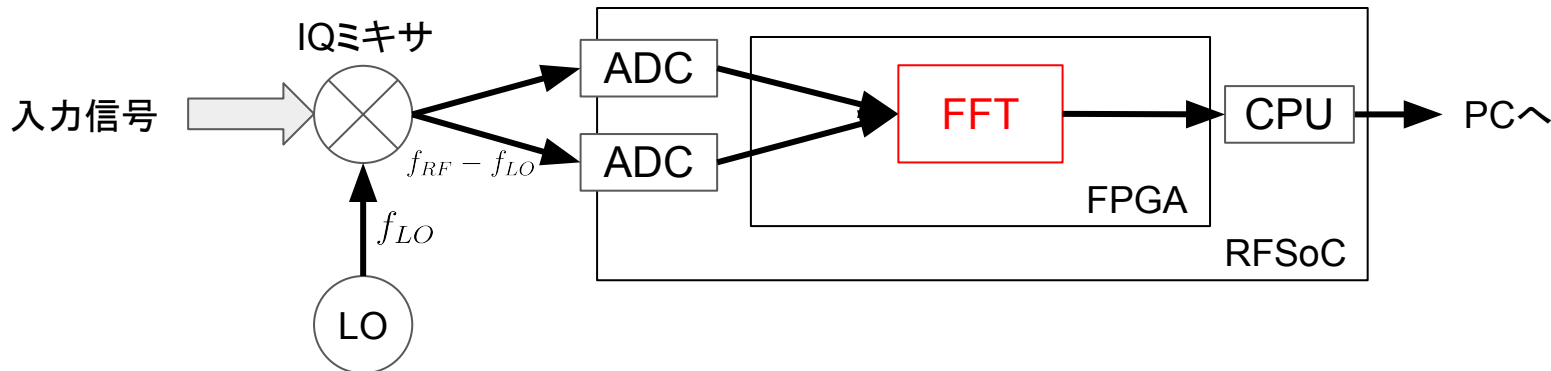


FFT回路設計の課題

高性能なFFT回路は大規模になる。FPGA上に大規模な回路を実装する上で、

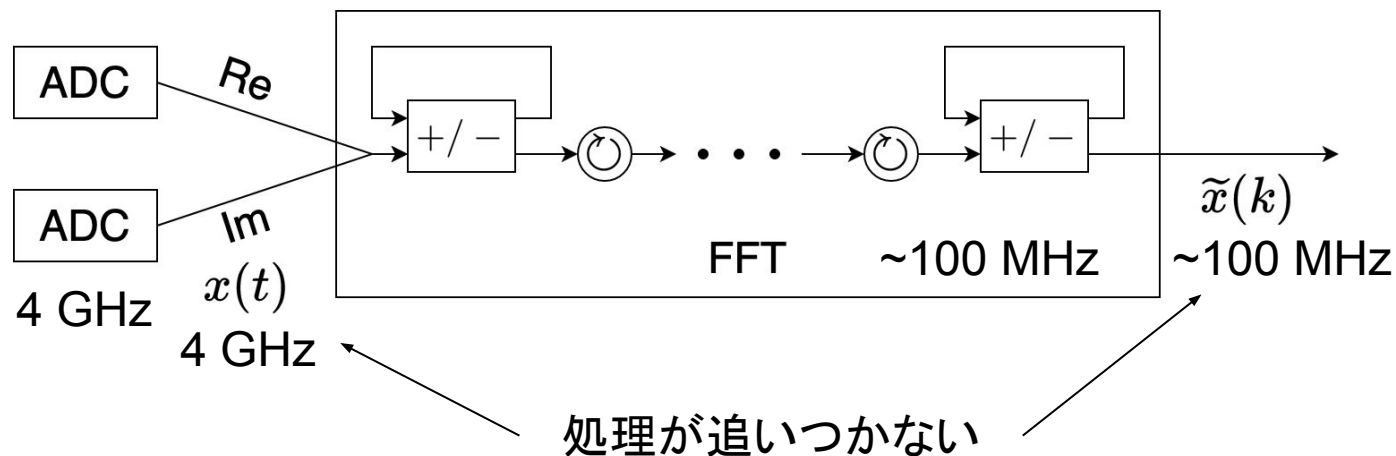
- 製作した回路の動作クロック
- 回路リソース(メモリ・演算リソース)の使用量

が課題。



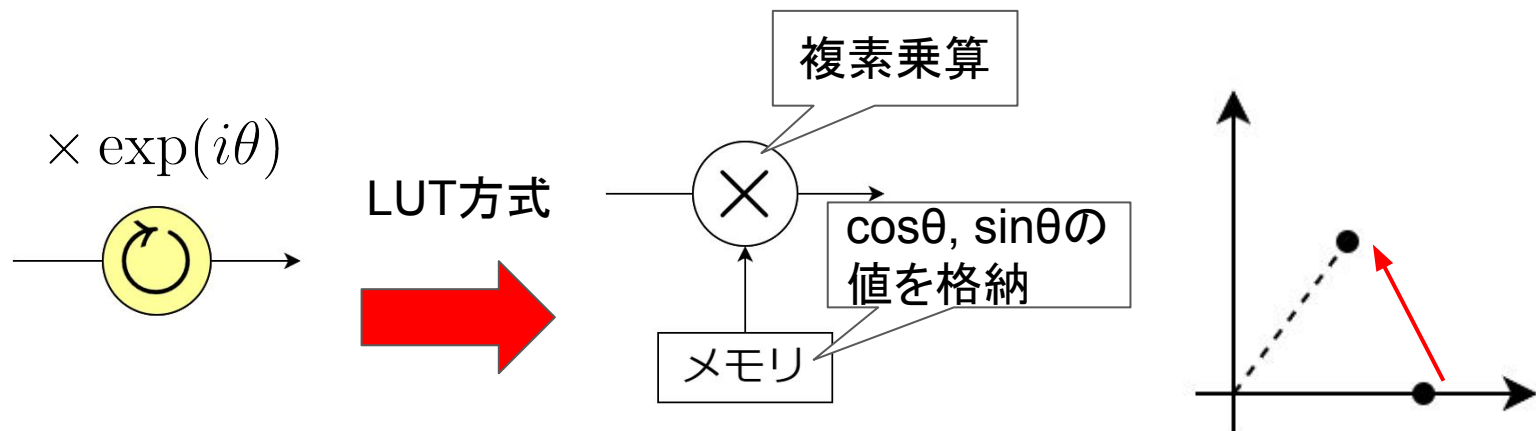
FFT回路設計の課題：動作クロック

- FPGAの典型的な動作クロックは~100 MHz
 - ADCからは4 GHzで信号が送られてくる



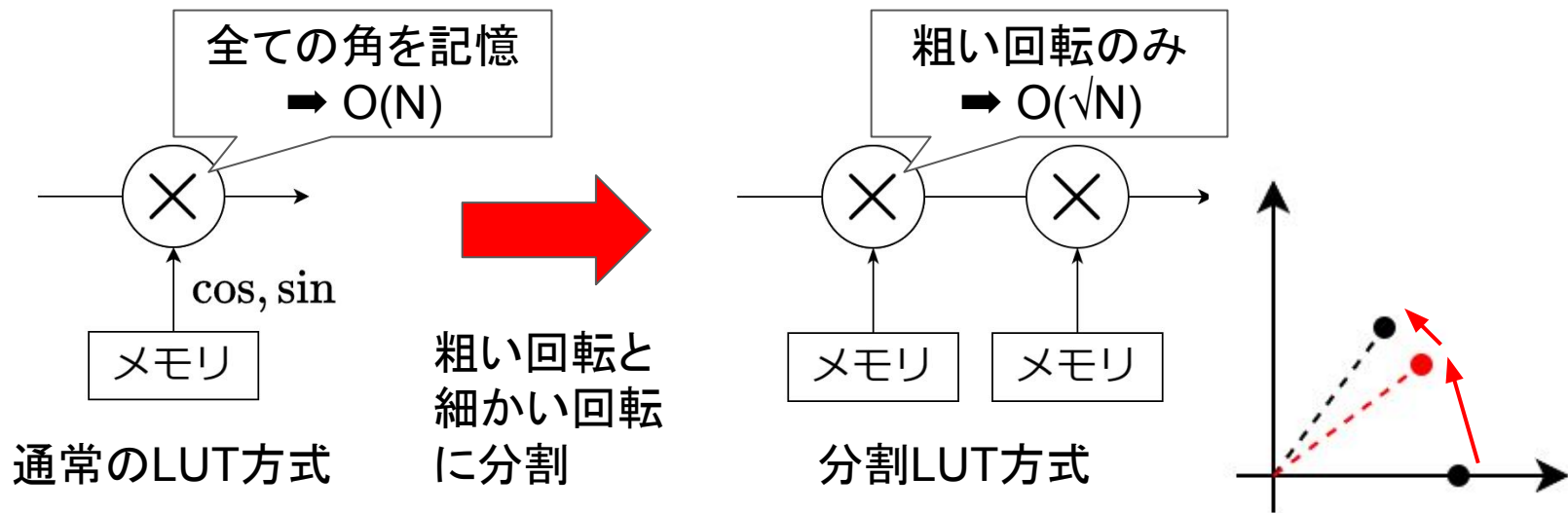
FFT回路設計の課題：メモリの使用量

- ハードウェアで回転演算を行う場合、 $\cos\theta$, $\sin\theta$ の計算は大変なので事前に計算しておいた値を参照するLUT (Look Up Table) 方式が主流
- LUT方式に必要なメモリの最大量は $O(N)$ で、 $N=2^{17-18}$ では $O(\text{Mbit})$ 必要
 - 本研究で使用するFPGAのメモリ量は40 Mbit (BRAM)



FFT回路設計の課題：メモリの使用量

- LUT方式に必要なメモリの最大量は $O(N)$ で、 $N=2^{17-18}$ では $O(\text{Mbit})$ 必要
- 回転を2回に分けて行うことでメモリ使用量を $O(\sqrt{N})$ に削減した、
新手法の回転演算回路を開発！



ボードへの実装

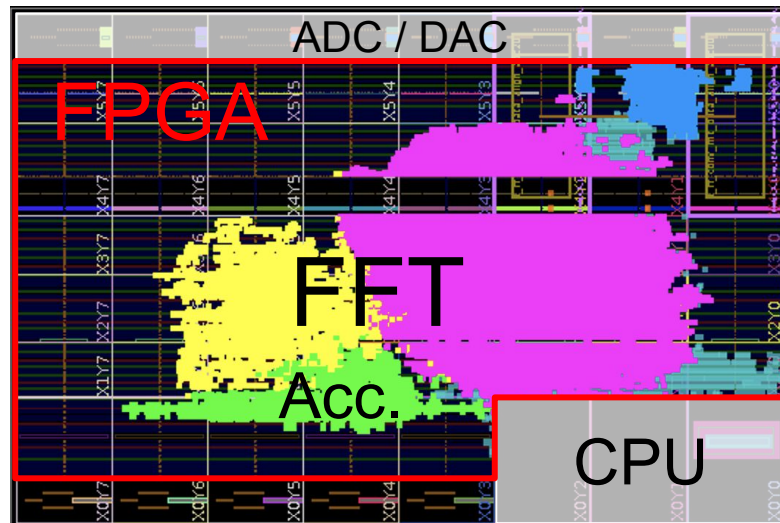
回路設計の工夫によってFPGAの中に収め、
ボードへの実装に成功。

- 帯域幅: 4 GHz
- 分解能: 31.25 kHz
- デッドタイムなしに測定可能

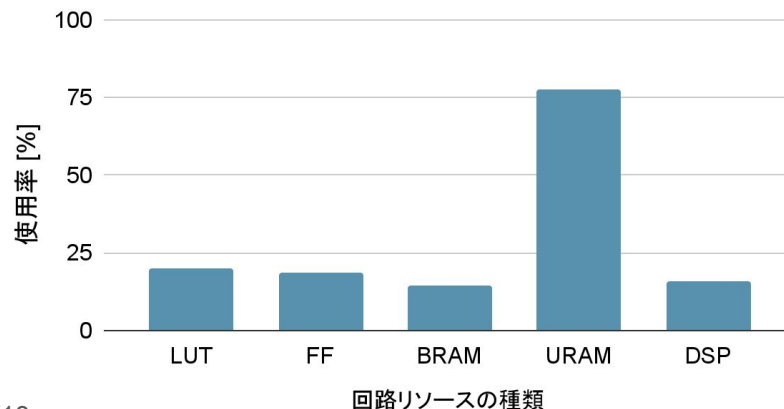


現在使用している商用SAから**2000倍**の
帯域幅・時間効率 (3週間 → 96秒)

開発した分光計に関して特許も出願



回路リソースの使用率(周波数分解能31.25 kHz)



性能評価

製作したdSpecの性能評価試験を行い、
要求性能を満たしていることを確認できた。

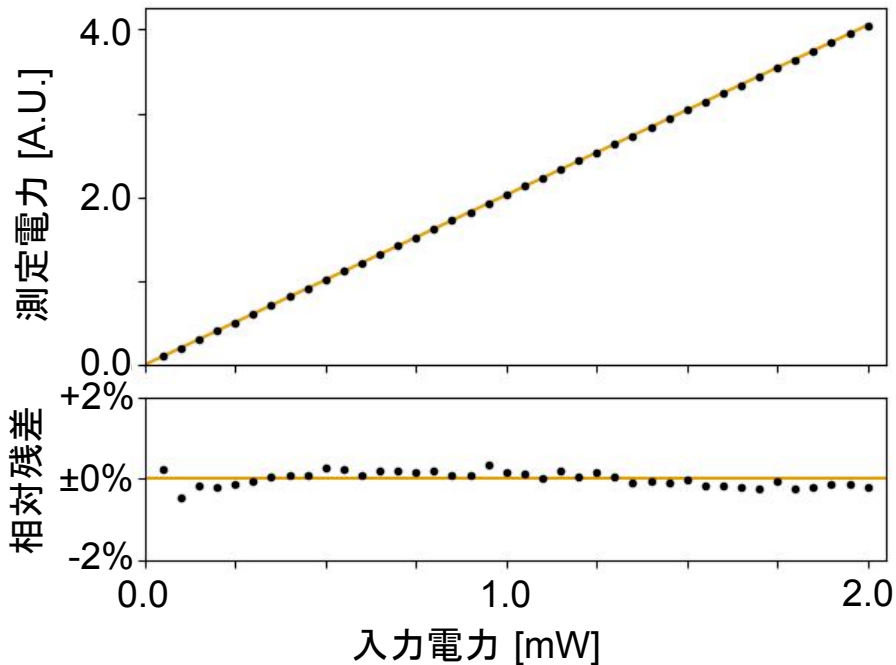
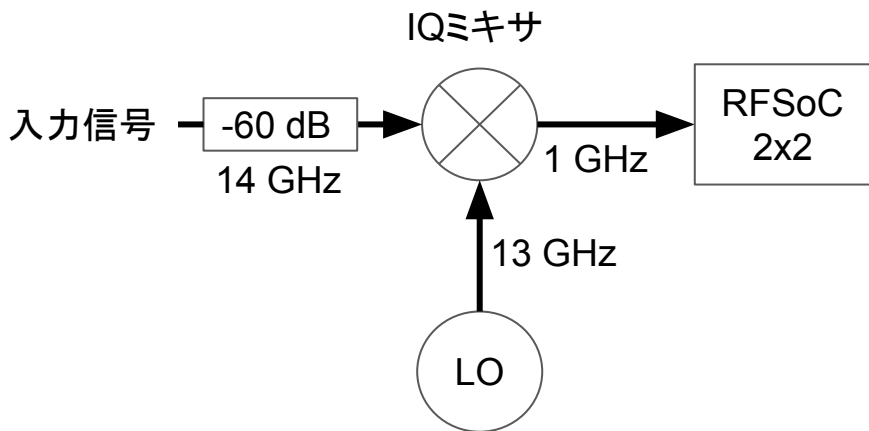
【評価項目】

- 分解能・ノイズ
- 連続稼働での安定性
- 時間効率(デッドタイムがないか)
- 入力電力と測定電力の線形性
(次ページ)

評価項目	測定結果
分解能	31.25 kHz
ノイズフロア	~150 dB _{fs} / Hz
安定性	> 24時間
時間効率	> 99.7%
線形性	> 99.5%

性能評価：線形性

14 GHzの単一周波数の信号を
シグナルジェネレータで生成し、
入力電力と測定電力の線形性を評価。

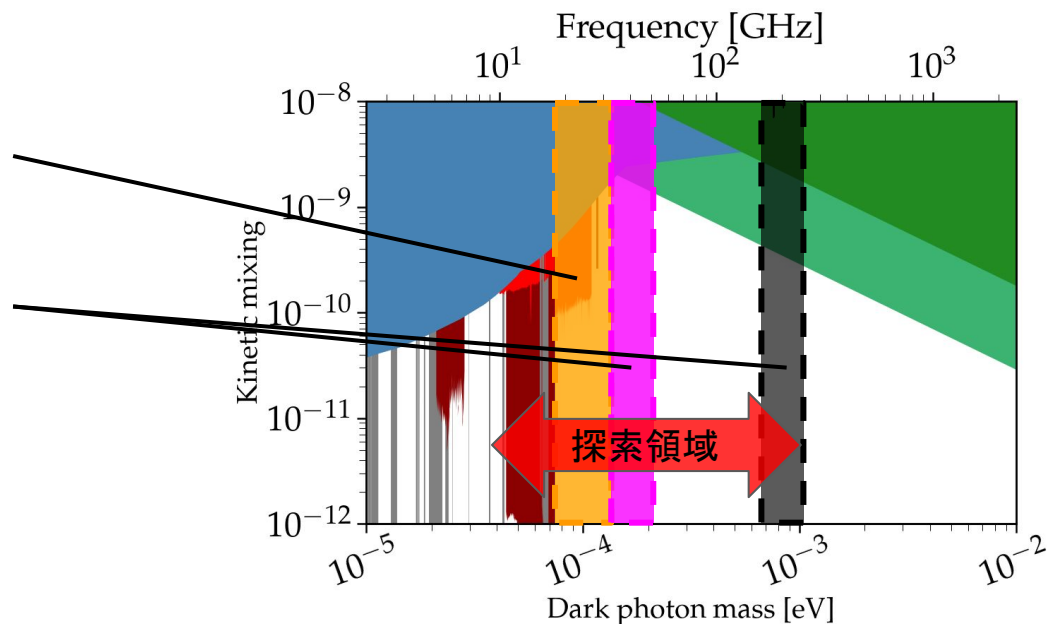


➡ 0.5%未満の精度で線形性を確認

今後の予定

製作したdSpecを利用してより高感度にダークフォトンを探しつつ、
分光計・受信装置の開発を進めて探索領域を拡大・高感度化。

- 分光計の更新による
高感度化・探索領域拡大
- 受信装置を開発中



探索における感度の評価： $m_{DP} \sim 100 \mu\text{eV}/c^2$ の探索

先行実験から分光計のみを交換して、同様に
ダークフォトンを探査した場合の感度を評価。

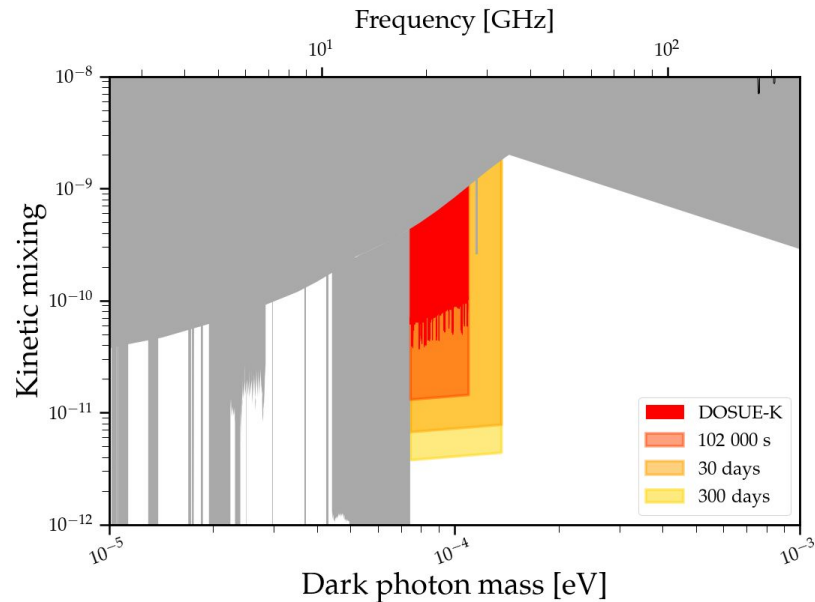


同等の探索時間で5倍程度向上する見込み

分光計の更新によって探索領域も拡大可能。



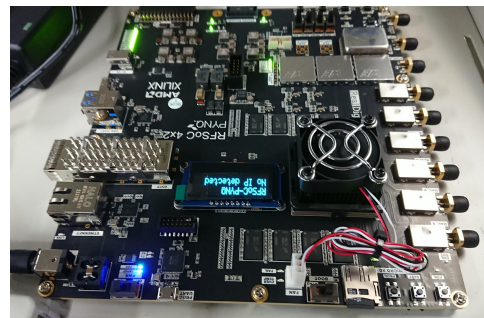
30日の探索で、既存の制限より2桁以上良い感度で探索できる見込み



dSpecの最適化

将来的により高感度に探索を行うため、
探索領域に合わせて最適化した分光計を開発中。

RFSoc 4x2

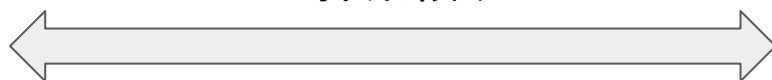


5 GHz ADC x4
→最大10 GHz幅

高周波(大質量)
→広帯域

低周波(低質量)
→高分解能

探索領域



	高分解能版	dSpec	広帯域版
同時帯域幅	4 GHz	4 GHz	5 GHz x2
分解能	15.625 kHz	31.25 kHz	39.063 kHz
開発状況	✓	✓	ファームウェア開発中

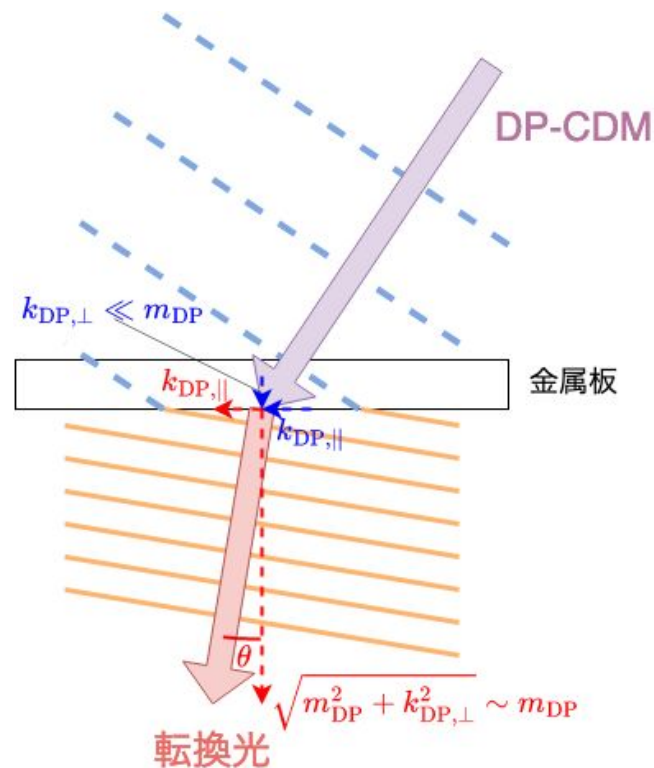
まとめ

- ダークフォトン探索の時間効率を2000倍向上できる広帯域分光計「dSpec」を開発
 - 同時帯域幅4GHz
 - 回転演算回路などの独自開発、特許も出願
- 評価試験により、十分な分解能や線形性、時間効率等を確認
- dSpecを用いてダークフォトン探索の感度向上を予定

BACK UP


轉換光の放出角

- 放出角: CDMでは $< 0.1^\circ$
 - DP-CDMは非相対論的
 - 典型的に $v=220 \text{ km}/c^2$ (太陽系の公転)
 - 金属板が電磁場の境界面になる $\Rightarrow E_{\parallel}=0$
 - 垂直方向の運動量: $\sim m_{\text{DP}}$
 - 水平方向の運動量: $k_{\text{DP},\perp}$
 - $\theta \sim k_{\text{DP},\perp} / m_{\text{DP}} < 0.1^\circ$



並列FFT

FFT回路は小さなFFTに分割して、並列に実行できる:

$$\tilde{x}(k) = \sum_{t=0}^{N-1} e^{-2\pi i \frac{kt}{N}} x(t)$$

$$\tilde{x}\left(k + \frac{N}{16}k_0\right) = \sum_{t_0=0}^{15} e^{-2\pi i \frac{k_0 t_0}{16}} e^{-2\pi i \frac{kt_0}{N}} \sum_{t=0}^{\frac{N}{16}-1} e^{-2\pi i \frac{kt}{N/16}} x(16t + t_0)$$

$$k \rightarrow k + \frac{N}{16}k_0$$
$$t \rightarrow 16t + t_0$$

$t_0 = 0 \sim 15$ を
並列して処理!

N=16のFFT

N=N/16のFFT x16

- 要求される動作クロックが並列数だけ減る
 - 16分割なら256 MHz

探索における感度の評価

受信機で発見しうる結合定数 χ の信頼度95%の上限は

$$\chi_{95\%}(\nu) = 10^{-10} \times \left(\frac{P_{\text{DP},95\%}(\nu)}{6.4 \times 10^{-2} \text{ aW}} \right)^{\frac{1}{2}} \left(\frac{A_{\text{eff}}}{10 \text{ cm}^2} \right)^{-\frac{1}{2}} \left(\frac{\rho}{0.39 \text{ GeV/cm}^3} \right)^{-\frac{1}{2}} \left(\frac{\alpha}{\sqrt{2/3}} \right)^{-1}$$

と表せる。測定信号から検出できる電力 P_{DP} の上限を熱雑音の大きさから

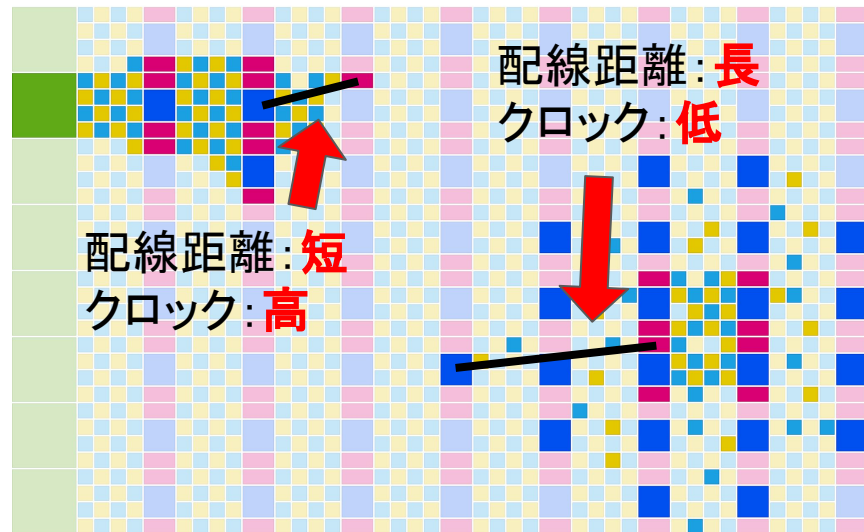
$$P_{\text{DP},95\%}(\nu) = 1.96 \times \frac{k_B T_{\text{sys}} \Delta\nu}{\sqrt{\Delta\nu \Delta t}}$$

として、開発した分光計を用いたときに探索可能な χ の上限を評価した。

FFT回路設計の課題：メモリの使用量

- 回路リソース間の配線距離が長いほど伝送に時間がかかる
→動作クロックが上がりにくい
- メモリはFPGA内の各所に分散して配置されているため、
メモリ使用量が増えると遠い場所の
メモリも使う必要がある

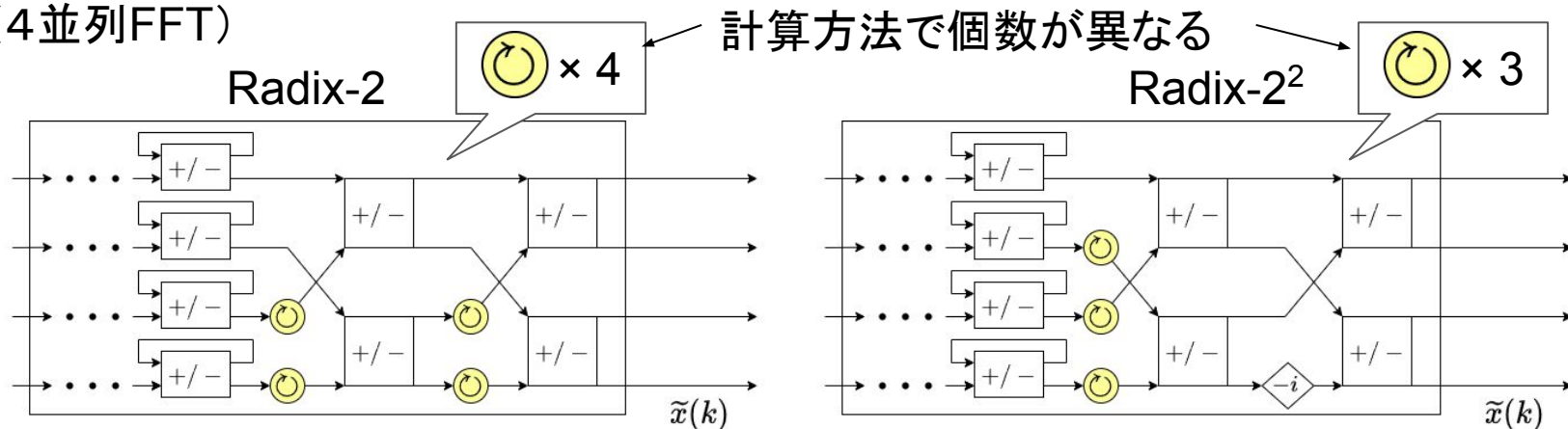
メモリ使用量をできるだけ減らしたい！



FFT回路設計の課題：演算リソースの使用量

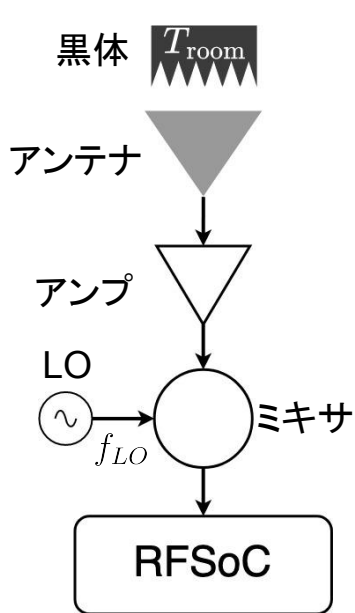
- FFTの並列数に比例して、演算リソースの必要数も増加
- 分割LUT方式の回転演算回路は通常より演算リソースが2倍必要なので問題
- 回転演算回路が少なくなるようアーキテクチャを最適化して増加を緩和
 - 回転演算回路のメモリを1/8未満に削減しつつ、増加を10%未満に抑制

例(4並列FFT)



性能評価: 時間効率

ホーンアンテナで黒体の熱雑音を観測。



$$\left\{ \begin{array}{l} \text{平均電力 } P(\nu) = k_B \Delta\nu G T_{sys} \\ \text{電力ゆらぎ } \Delta P(\nu) = k_B \Delta\nu G \frac{T_{sys}}{\sqrt{\Delta\nu \epsilon \Delta t}} \end{array} \right. \quad (\text{Receiver Eq.})$$



$$\text{時間効率 } \epsilon = \frac{1}{\Delta\nu \Delta t} \frac{P_{obs}^2(\nu)}{\Delta P_{obs}^2(\nu)}$$

熱雑音を繰り返し観測して時間効率を測定

探索における感度の評価： $m_{\text{DP}} \sim 1000 \mu\text{eV}/c^2$ の探索

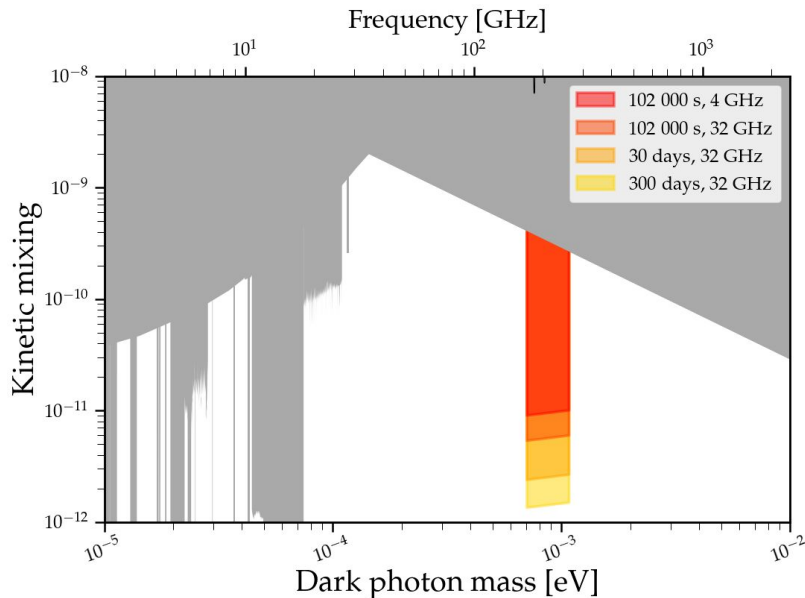
$m_{\text{DP}} \sim 1000 \mu\text{eV}/c^2$ でのダークフォトン探索
に向けて受信装置を開発中。

また、探索効率の向上のため分光計の
並列化を計画(32 GHz同時読み出し)。

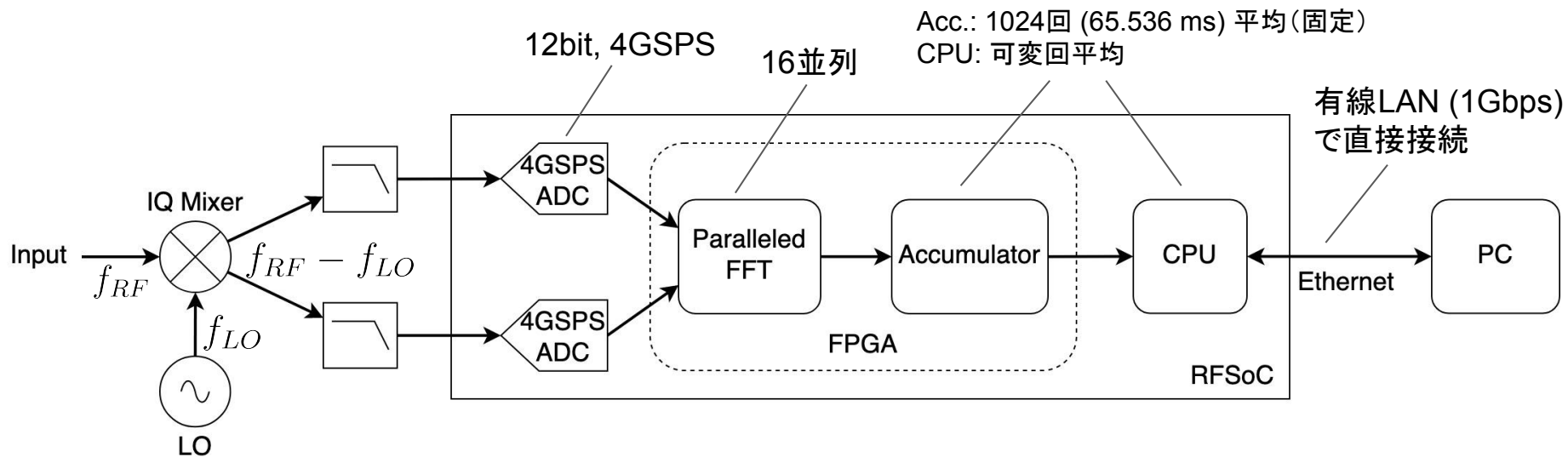


30日の測定(32 GHz同時読み出し)で、

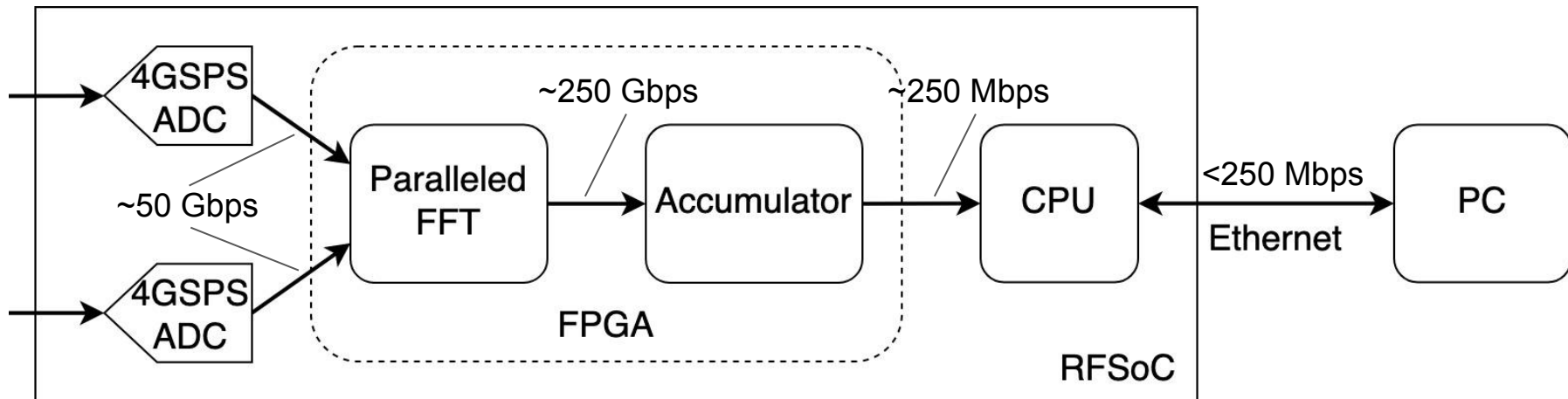
既存の制限より2桁程度良い感度で探索できる見込み



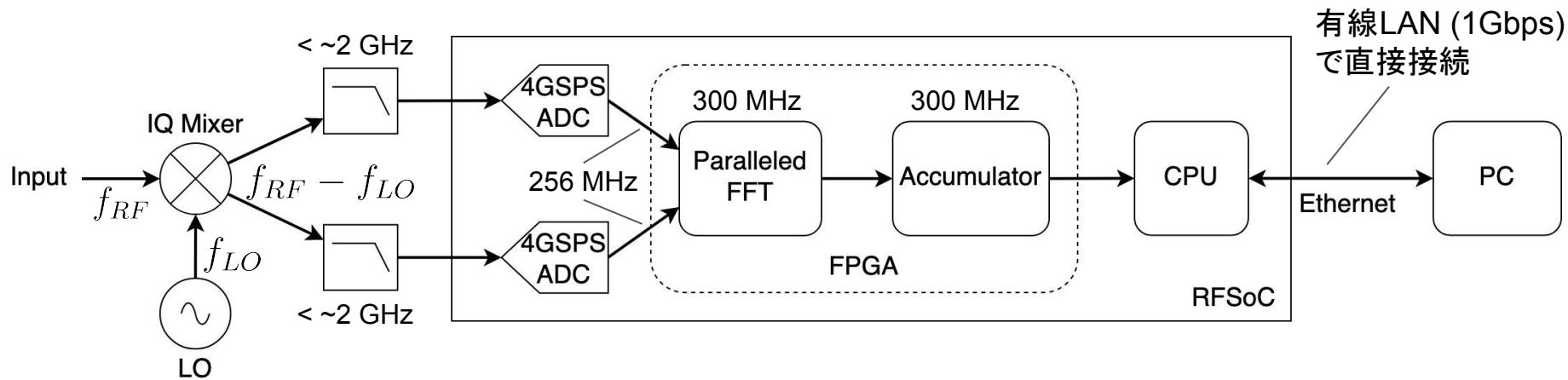
回路構成の概要



データレート

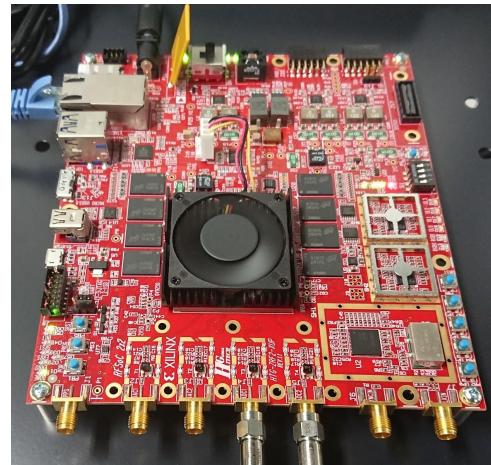


周波数・動作クロック



RFSoc 2x2ボード

- Xilinx RFSocを搭載
- RFSoc: FPGA、CPU、ADC・DACを統合したSoC
 - コンポーネント間の接続が容易
- 4.096 GSPSのADC x2
- FPGA
 - 論理回路をその場で構成して実行
 - 個々の用途に合わせて回路を設計できる
 - 分光(FFT)のような高コストの計算を回路として実装して高速化



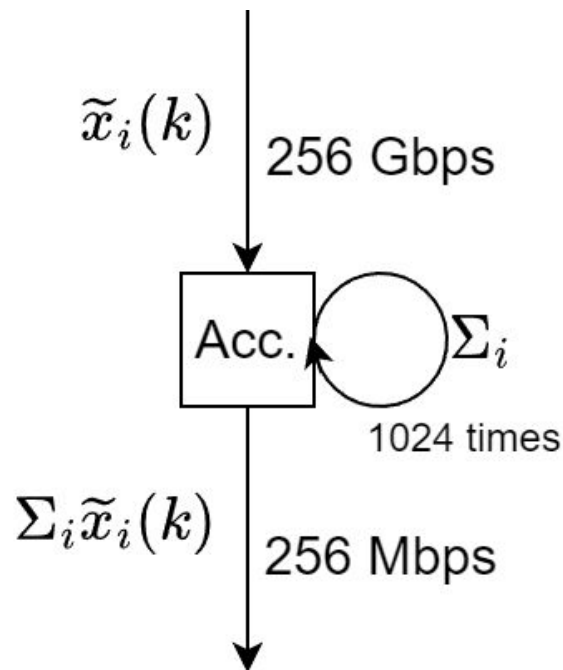
アキュムレータによるデータ圧縮

パワースペクトルに変換後のデータレートは
256 Gbps。

ボトルネック:


- FPGA - CPU: (最大でも)~100 Gbps
- CPU - PC: 1Gbps
- PC (ストレージ): 0.1~1 Gbps

パワースペクトルの時間平均をとってデータを圧縮



高位合成の活用

FFTなどのFPGA上のIPは、高位合成を用いて開発。

 効率的な開発が可能に！

【高位合成】

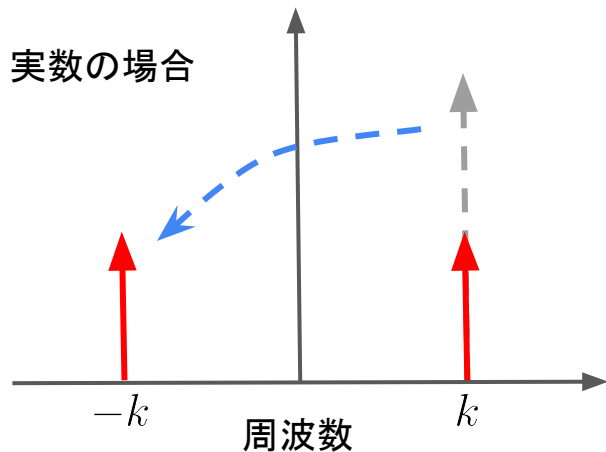
- C++で回路・テストコードを記述
- コンパイルしてverilogに変換し、回路を生成
- 右の例(アキュムレータ)では、ヘッダファイル等含めて200行程度

```
1 #include "acc_hex.h"
2
3 void acc_hex
4 (
5     hls::stream<power_hex> &input,
6     hls::stream<power_sum_hex> &output
7 )
8 {
9     ap_ufixed<64, 14> p_acc[16][subfft_size];
10
11     acc_hex_label1:for (ap_uint<29> i = 0; i < n_acc * subfft_size ; i++) {
12         ap_uint<14> i_acc = i / subfft_size; // acc index
13         ap_uint<14> i_arr = i % subfft_size; // array index
14         power_hex in = input.read();
15         power_sum_hex out{in.k};
16
17         acc_hex_label0:for (int i_channel = 0; i_channel < 16; i_channel++) {
18             auto p = in.p[i_channel];
19             ap_ufixed<64, 14> s = (i_acc == 0) ? (ap_ufixed<65, 15>) p : (p + p_acc[i_channel][i_arr]);
20             out.s[i_channel] = s;
21             p_acc[i_channel][i_arr] = (i_acc == n_acc - 1) ? (ap_ufixed<64, 14>) 0.0 : s;
22         }
23
24         if (i_acc == n_acc - 1) {
25             output.write(out);
26         }
27     }
28     return;
29 }
30 }
```

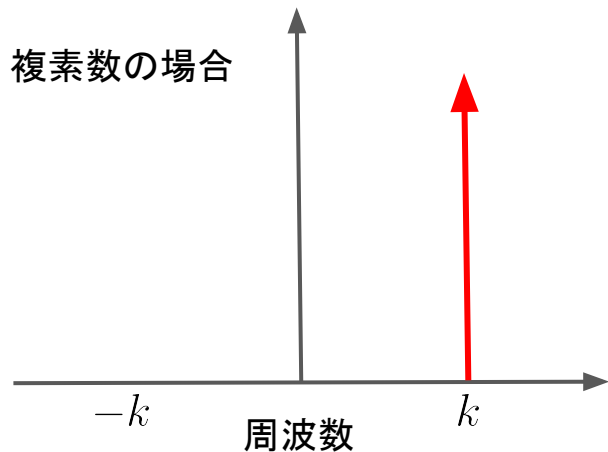
アキュムレータのコード(の一部)。
全体でも100-200行程度。

実入力と複素入力

DFTは複素数→複素数の変換で、複素数の波 $x(t) = \sum \tilde{x}(k)e^{ikt}$ での $\tilde{x}(k)$ を求める
→ $\cos kt$ のような実数の波では折り返す！



$$\cos kt = \frac{e^{ikt} + e^{-ikt}}{2}$$



$$\cos kt + i \sin kt = e^{ikt}$$

IQミキサー

- ミキサー: 入力信号とLO信号の積をとり、周波数を下げる回路
- IQミキサー: 出力信号が直交位相の2信号になっているミキサー回路
- IQミキサーに適切なLO周波数信号を入れることで、任意の周波数領域を分光可能