

# 超伝導体検出器の大面積化による 新たなエネルギー領域測定の可能性

Neutrino Frontier Workshop 2016

Nov. 28-30, 2016 / Yunokuni Tensyo, Kaga

Yuji Takeuchi (Univ. of Tsukuba)

# 超伝導体検出器の長所

- 半導体と比べて超伝導ギャップエネルギーは、3桁以上小さい
  - エネルギー分解能の著しい向上
- 粒子検出器としての実用的利用は、XAFS(X線吸収微細構造解析) などX線検出器として.
  - もっと低いエネルギー(eV以下)での使用の方が超伝導体検出器の長所を最大限に生かせる

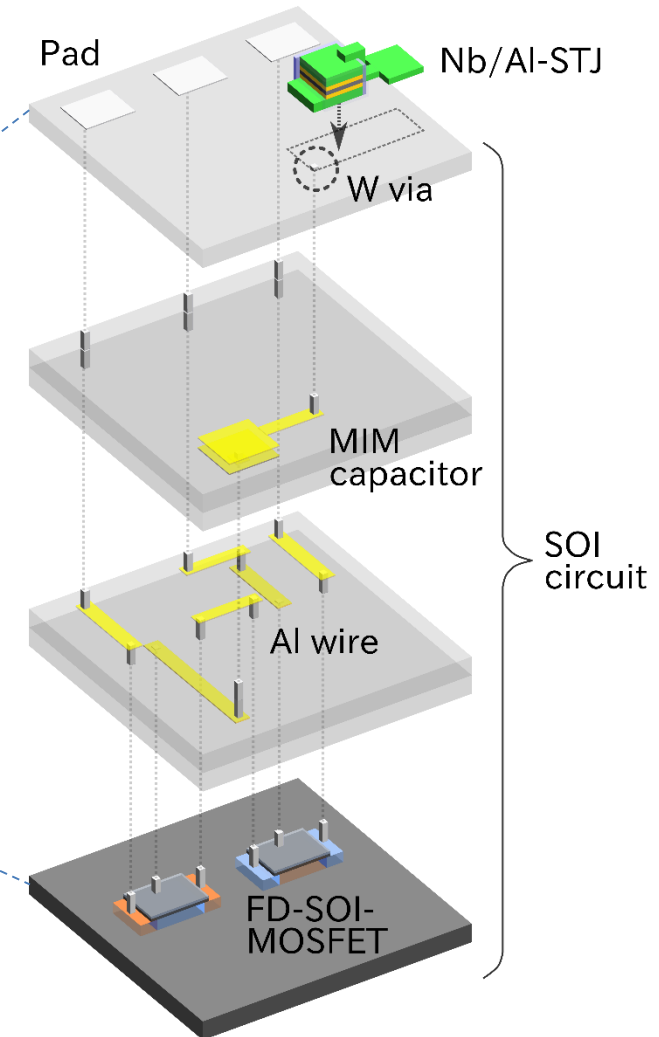
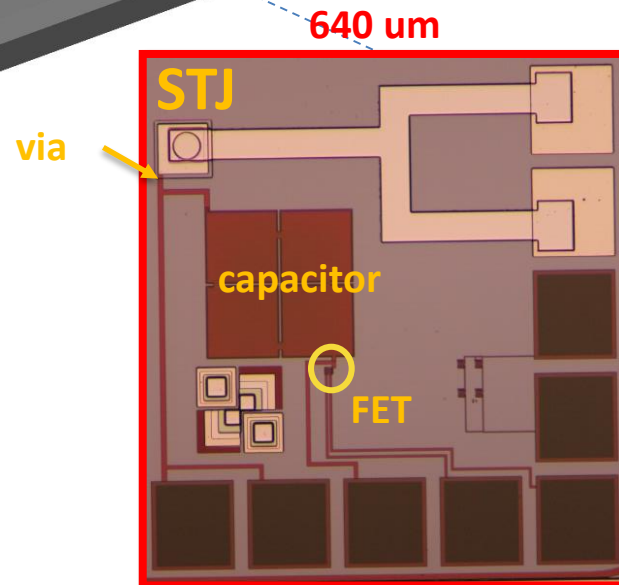
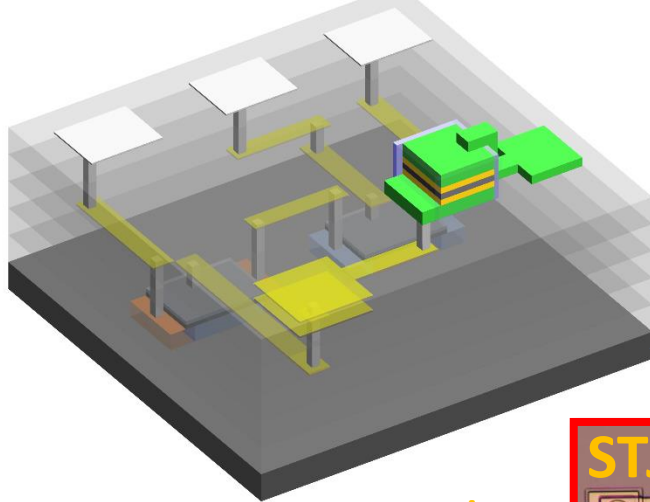
# 超伝導体検出器の短所

- 冷凍機が必要
    - 冷凍機内の検出器信号読み出しが一苦労
    - 低ノイズ読み出しの職人技が必要
  - 検出器の面積・体積が小さい
    - 一点から発生する光, もしくは平行光なら光学系で小さな検出器へ集めることが可能
    - 用途が宇宙観測に限られる
      - COBAND実験: 25meVの平行光. **”正しい”**超伝導体検出器の使い方
- 大面積化がKey テクノロジー**

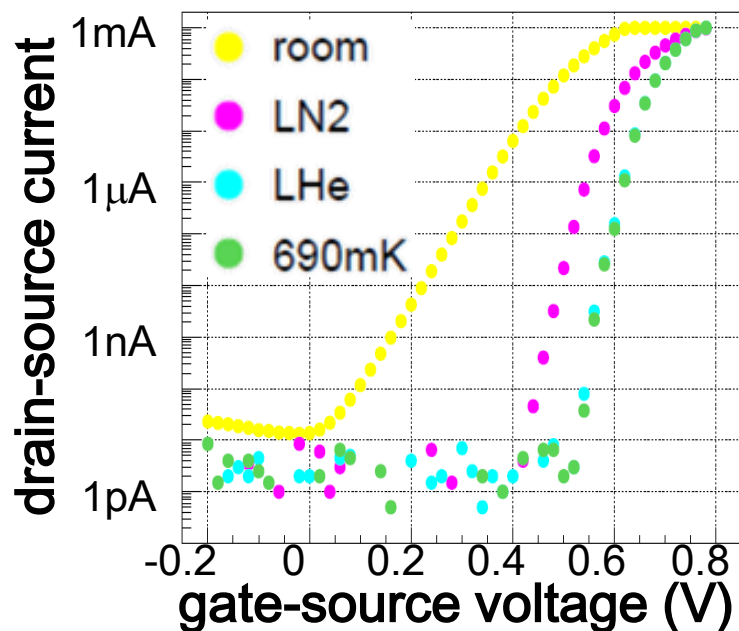
# SOI増幅回路一体型STJ検出器(SOI-STJ)

SOI回路基板上にNb/Al-STJ検出器を直接形成した増幅回路一体型の検出器

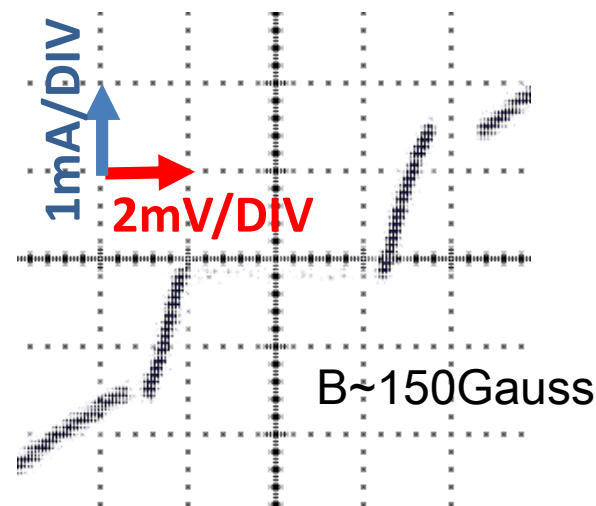
- STJアレイ化(STJ大面積化)の可能性
- 読み出し一体型なので扱いが簡単



# SOI基板上へのSTJを形成後の特性



FD-SOI基板上にNb/Al-STJを形成後の  
nMOS-FETの特性(KEKのプロセス装置使用)

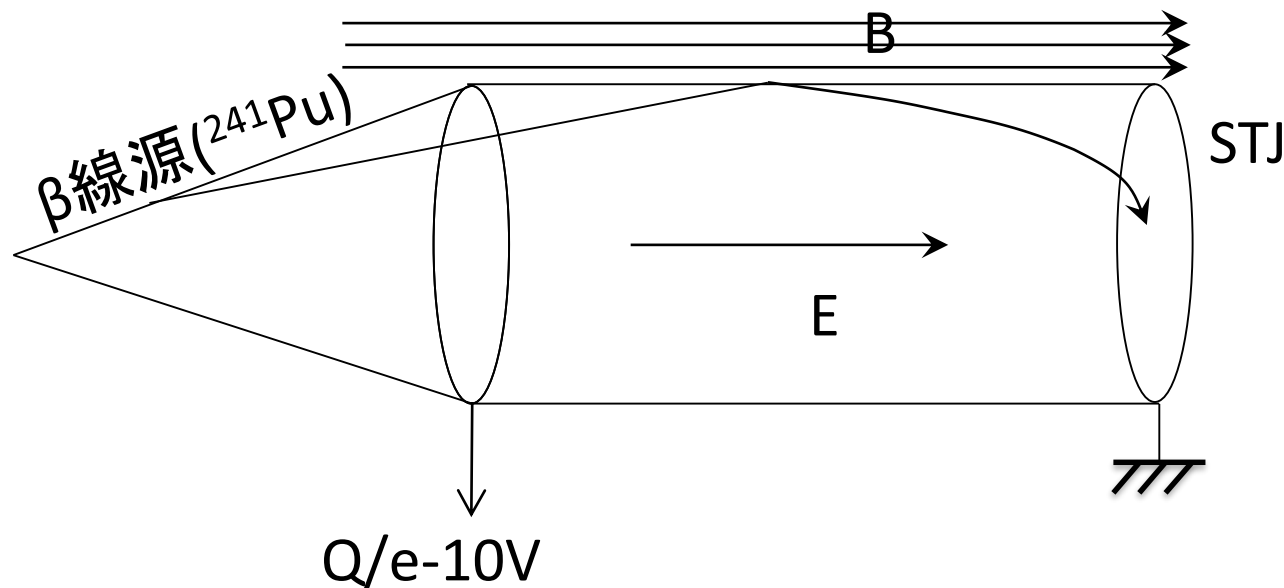


FD-SOI基板上に形成されたNb/Al-STJの  
I-V特性(KEKのプロセス装置使用)

- KEK のプロセス装置でSOI基板上へNb/Al-STJを作製
  - 通常のSi基板上のSTJと同等のI-V特性を観測
  - SOI基板中のn-MOS, p-MOS-FETともに極低温で動作
- 産総研CRAVITYでSOI基板上へのSTJ作製をテスト中
- 極低温におけるI-Vの急峻な立ち上がりを使って超低消費電力化が可能か？

# 大面積超伝導検出器で可能な物理

- 例えば $\beta$ 崩壊のエネルギー分布からニュートリノ質量の測定
  - 電場で減速し、最大エネルギー付近10eV程度を0.1eV精度で測定
  - 検出器サイズは、100cm<sup>2</sup>程度を想定
  - BKGフリーなら一年の測定で $m_\nu < 1\text{eV}$ 程度まで探索可能



# 大面積超伝導体検出器で可能な物理

- 例えば軽いダークマター探索?
  - $0.1\text{GeV}/c^2$ のWIMP: Hf原子核でのrecoil Eは, 最大54meV
  - 検出体(Hf)のサイズは,  $100\text{cm}^2 \times 1\mu\text{m}$ 厚程度を想定
  - BKGフリーなら一年の測定で $10^{-32}\text{cm}^2$ 程度まで探索可能
- もちろんCOBAND実験や, その他の宇宙観測にも視野角の拡大というメリットがある.

- 読み出し回路一体型による超伝導体検出器の大面積化, および超伝導体検出器の利便性の向上
- 大面積読み出し回路一体型超伝導体検出器により, 物理測定の未踏領域への道を開く